

Docket No. 8733.428.00

8-29-01

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

IN RE APPLICATION OF: Yong-In PARK et al.

GAU: Unknown

SERIAL NO: NEW

EXAMINER: Unknown

FILED: May 16, 2001

FOR: Method of Fabricating a Thin Film Transistor and Manufacturing Equipment

JC868 U.S. PTO
09/855694
05/16/01

REQUEST FOR PRIORITY

COMMISSIONER FOR PATENTS
WASHINGTON, D.C. 20231

SIR:

- ☐ Full benefit of the filing date of U.S. Application Serial Number [], filed [], is claimed pursuant to the provisions of 35 U.S.C. §120.
- ☐ Full benefit of the filing date of U.S. Provisional Application Serial Number , filed , is claimed pursuant to the provisions of 35 U.S.C. §119(e).
- ☒ Applicants claim any right to priority from any earlier filed applications to which they may be entitled pursuant to the provisions of 35 U.S.C. §119, as noted below.

In the matter of the above-identified application for patent, notice is hereby given that the applicants claim as priority:

<u>COUNTRY</u>	<u>APPLICATION NUMBER</u>	<u>MONTH/DAY/YEAR</u>
KOREA	2000-26788	May 18, 2000

Certified copies of the corresponding Convention Application(s)

- ☒ are submitted herewith
- ☐ will be submitted prior to payment of the Final Fee
- ☐ were filed in prior application Serial No. 08/832,980 filed April 4, 1997.
- ☐ were submitted to the International Bureau in PCT Application Number .
Receipt of the certified copies by the International Bureau in a timely manner under PCT Rule 17.1(a) has been acknowledged as evidenced by the attached PCT/IB/304.
- ☐ (A) Application Serial No.(s) were filed in prior application Serial No. filed ; and
(B) Application Serial No.(s)
 - ☐ are submitted herewith
 - ☐ will be submitted prior to payment of the Final Fee

Respectfully Submitted,

LONG ALDRIDGE & NORMAN LLP

Song K. Jung
Registration No. 35,210

Date: May 16, 2001

Sixth Floor, Suite 600
701 Pennsylvania Avenue, N.W.
Washington, D.C. 20004
Tel. (202) 624-1200
Fax. (202) 624-1298
77281.1

8733.428.00
Long Aldridge & Norman
202-624-1200



별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto
is a true copy from the records of the Korean Intellectual
Property Office.

출원 번호 : 특허출원 2000년 제 26788 호
Application Number

출원 년 월 일 : 2000년 05월 18일
Date of Application

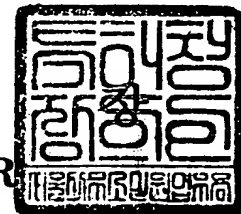
출원인 : 엘지.필립스 엘시디 주식회사
Applicant(s)



2001 년 04 월 23 일

특 허 청

COMMISSIONER



【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【참조번호】	0003
【제출일자】	2000.05.18
【발명의 명칭】	박막 트랜지스터 및 그 제조방법
【발명의 영문명칭】	Thin Film Transistor and method for fabricating the same
【출원인】	
【명칭】	엘지 . 필립스엘시디(주)
【출원인코드】	1-1998-101865-5
【대리인】	
【성명】	정원기
【대리인코드】	9-1998-000534-2
【포괄위임등록번호】	1999-001832-7
【발명자】	
【성명의 국문표기】	박용인
【성명의 영문표기】	PARK, YONG IN
【주민등록번호】	690927-1341910
【우편번호】	158-097
【주소】	서울특별시 양천구 신월7동 사영 APT 15-1004
【국적】	KR
【발명자】	
【성명의 국문표기】	김웅권
【성명의 영문표기】	KIM, WOONG-KWON
【주민등록번호】	700217-1480917
【우편번호】	435-040
【주소】	경기도 군포시 산본동 1145 세종APT 640동 1204호
【국적】	KR
【취지】	특허법 제42조의 규정에 의하여 위와 같이 출원합니다. 대리인 기 (인) 정원

【수수료】

【기본출원료】 19 면 29,000 원

【가산출원료】 0 면 0 원

【우선권주장료】 0 건 0 원

【심사청구료】 0 항 0 원

【합계】 29,000 원

【첨부서류】

1. 요약서·명세서(도면)_1통

【요약서】

【요약】

가. 청구범위에 기재된 발명이 속하는 분야 : 유기절연막을 갖는 박막 트랜지스터 제조방법.

나. 발명이 해결하려고 하는 기술적 과제 : 고 개구율을 갖는 액정 표시장치용 스위칭 소자로 채용되는 유기절연막을 갖는 박막 트랜지스터의 제조에서는 상기 유기절연막을 형성할 때, 대기중에서 형성함으로 상기 유기절연막의 표면에 불순물에 의한 오염이 발생할 수 있으며, 이에 따라 추후 공정에서 형성되는 액티브층과의 계면특성이 저하된다. 실질적으로 박막 트랜지스터의 전기적인 특성을 좌우하는 계면특성이 저하되면 액정 표시장치의 스위칭 소자인 박막 트랜지스터의 전기적인 특성의 감소로 액정 표시장치의 화질특성이 저하될 수 있다.

다. 그 발명의 해결방법의 요지 : 본 발명에서는 상기 유기절연막을 갖는 박막 트랜지스터를 제조할 때, 상기 유기절연막을 진공중에서 양생(cure)하고, 후속공정인 액티브층을 형성함으로써, 상기 유기절연막과 액티브층의 계면특성을 향상하여 박막 트랜지스터의 전기적인 특성을 향상한다.

【대표도】

도 6

【명세서】**【발명의 명칭】**

박막 트랜지스터 및 그 제조방법{Thin Film Transistor and method for fabricating the same}

【도면의 간단한 설명】

도 1은 일반적인 액정 표시장치의 한 화소부에 해당하는 단면을 도시한 단면도.

도 2는 일반적으로 스위칭 소자로 쓰이는 박막 트랜지스터의 단면을 도시한 단면도.

도 3은 유기물질을 절연막으로 사용하는 박막 트랜지스터의 단면을 도시한 도면.

도 4는 도 3의 유기물질을 절연막으로 사용하는 박막 트랜지스터의 제조공정을 도시한 공정도.

도 5는 본 발명에 따른 박막 트랜지스터의 제조장비를 도시한 도면.

도 6은 본 발명에 따른 유기절연막을 게이트 절연막으로 사용하는 박막 트랜지스터의 제조공정을 도시한 공정도.

< 도면의 주요부분에 대한 부호의 설명 >

100 : 진공장비

50 : 준비실

60 : 제 1 반응로

70 : 제 2 반응로

80 : 제 3 반응로

【발명의 상세한 설명】

【발명의 목적】

【발명이 속하는 기술분야 및 그 분야의 종래기술】

- <11> 본 발명은 액정 표시장치(Liquid Crystal Display ; LCD)에서 스위칭 소자로 사용되는 박막 트랜지스터에 관한 것으로서, 더 상세하게는, 상기 박막 트랜지스터의 기능성 박막의 제작방법에 관한 것이다.
- <12> 일반적으로 박막 트랜지스터(Thin Film Transistor ; TFT)는 스위칭 소자로 널리 사용된다.
- <13> 특히, 근래에 들어와 초박형의 액정 표시장치(LCD)의 스위칭 소자로 널리 쓰이는 박막 트랜지스터는 대면적의 유리기판을 사용하여 제작할 수 있기 때문에, 가장 주목받고 있는 디바이스(device) 중의 하나이다.
- <14> 일반적인 액정 표시장치의 구동원리와 상기 액정 표시장치에서 스위칭 소자로서 역할을 하는 박막 트랜지스터의 기능을 살펴보면 다음과 같다.
- <15> 액정 표시장치의 구동원리는 액정의 광학적 이방성과 분극성질을 이용한다. 상기 액정은 구조가 가늘고 길기 때문에 분자의 배열에 방향성을 갖고 있으며, 상기 액정에 인위적으로 전기장을 인가하여 액정의 분자배열의 방향을 제어할 수 있다.
- <16> 상기 액정은 광학적 이방성 즉, 액정의 분자의 장축과 단축의 빛에 대한 굴절률이 다르다. 따라서, 상기 액정의 분자배열 방향을 임의로 조절하면, 액정의 분자배열이 변

하게 되고, 광학적 이방성에 의하여 상기 액정의 분자 배열 방향으로 빛이 굴절하여 화상정보를 표현할 수 있다.

<17> 현재는 전술한 바 있는 박막 트랜지스터와 상기 박막 트랜지스터에 연결된 화소전극이 행렬 방식으로 배열된 능동행렬 액정 표시장치(Active Matrix LCD : AM-LCD)가 해상도 및 동영상 구현능력이 우수하여 가장 주목받고 있다.

<18> 상기 액정 표시장치에서 박막 트랜지스터는 오프상태(off state)에서는 다음과 같은 작용을 한다.

<19> 첫 번째로는, 액정 표시장치의 주사라인(address line)이 선택되지 않았을 때, 그 주사라인 상의 박막 트랜지스터는 오프상태이기 때문에 액정 표시장치에서 콘트라스트의 저하원인이 되는 크로스-토크(cross-talk) 전압이 액정층에 인가되지 않게 하는 것이며, 두 번째는, 스위칭 소자의 오프상태에서 액정층에 신호전압이 인가되는 시간을 연장시키는 것이다.

<20> 일반적으로 액정 표시장치를 구성하는 기본적인 부품인 액정 패널의 구조를 살펴보면 다음과 같다.

<21> 도 1은 일반적인 액정 패널의 단면을 도시한 단면도이다.

<22> 액정 패널(20)은 여러 종류의 소자들이 형성된 두 장의 기판(2, 4)이 서로 대응되게 형성되어 있고, 상기 두 장의 기판(2, 4) 사이에 액정층(10) 주입된 형태로 위치하고 있다.

<23> 상기 액정 패널(20)에는 색상을 표현하는 컬러필터가 형성된 상부 기판(4)과 상기 액정층(10)의 분자 배열방향을 변환시킬 수 있는 스위칭 회로가 내장된 하부 기판(2)으

로 구성된다.

<24> 상기 상부 기판(4)에는 색을 구현하는 컬러필터층(8)과, 상기 컬러필터층(8)을 덮는 공통전극(12)이 형성되어 있다. 상기 공통전극(12)은 액정(10)에 전압을 인가하는 한쪽전극의 역할을 한다.

<25> 상기 하부 기판(2)은 스위칭 역할을 하는 박막 트랜지스터(S)와, 상기 박막 트랜지스터(S)로부터 신호를 인가 받고 상기 액정(10)으로 전압을 인가하는 다른 한쪽의 전극 역할을 하는 화소전극(14)으로 구성된다.

<26> 그리고, 상기 상부 기판(4)과 하부 기판(2)의 사이에 주입되는 액정(10)의 누설을 방지하기 위해, 상기 상부 기판(4)과 하부 기판(2)의 가장자리에는 실런트(sealant : 6)로 봉인되어 있다.

<27> 상술한 능동행렬 액정 표시장치의 동작을 살펴보면 다음과 같다.

<28> 스위칭 박막 트랜지스터의 게이트 전극(26)에 전압이 인가되면, 데이터 신호가 화소전극(14)으로 인가되고, 게이트 전극(26)에 신호가 인가되지 않는 경우에는 화소전극(14)에 데이터 신호가 인가되지 않는다.

<29> 일반적으로, 액정 표시장치의 하부 기판의 특징은 만들고자 하는 각 소자에 어떤 물질을 사용하는가 혹은 어떤 사양에 맞추어 설계하는가에 따라 결정되는 경우가 많다.

<30> 예를 들어, 과거 소형 액정 표시장치의 경우는 별로 문제시되지 않았지만, 18인치 이상의 대면적, 고 해상도(예를 들어 SXGA, UXGA 등) 액정 표시장치의 경우에는 게이트 배선 및 데이터 배선에 사용되는 재질의 고유 저항값이 화질의 우수성을 결정하는 중요한 요소가 된다.

- <31> 따라서, 대면적/고해상도의 액정 표시소자의 경우에는 게이트 배선 및 데이터 배선의 재질로 알루미늄 또는 알루미늄 합금과 같은 저항이 낮은 금속을 사용하는 것이 바람직하다.
- <32> 일반적으로 액정 표시장치에 사용되는 박막 트랜지스터의 구조는 역 스테거드(Inverted Staggered)형 구조가 많이 사용된다. 이는 구조가 가장 간단하면서도 성능이 우수하기 때문이다.
- <33> 또한, 상기 역 스테거드형 박막 트랜지스터는 채널부의 형성 방법에 따라 백 채널 에치형(back channel etch : EB)과 에치 스타퍼형(etch stopper : ES)으로 나뉘며, 그 제조 공정이 간단한 백 채널 에치형 구조의 박막 트랜지스터에 관해 설명한다.
- <34> 도 2는 일반적인 액정 표시장치에서 사용되는 백 채널 에치형 박막 트랜지스터의 단면을 도시한 단면도이다.
- <35> 도 2에 도시한 바와 같이 박막 트랜지스터(S)는 기판(1)과, 상기 기판(1) 상에 형성된 게이트 전극(30)과, 상기 게이트 전극(30)을 덮는 형태로 기판(1)의 전면에 형성된 게이트 절연막(32)과, 상기 게이트 전극(30)을 포함한 게이트 절연막(32) 상에 형성된 액티브층(34)과, 상기 게이트 전극(30)의 양 자장자리 일부와 소정의 겹침 길이로 각각 오버랩된 소스 및 드레인 전극(38, 40)과, 상기 액티브층(43)과 상기 소스 및 드레인 전극(38, 40) 사이에 형성된 옴믹 접촉층(36)으로 구성된다.
- <36> 능동 행렬 액정 표시장치의 동작에 중요한 게이트 전극(30)에 사용되는 금속은 RC 딜레이(delay)를 작게 하기 위하여 저항이 작은 알루미늄이 주류를 이루고 있다.
- <37> 그리고, 상기 게이트 절연막(32)은 저온(350 °C 이하)에서 증착(deposition)이 가

능하고, 절연특성이 우수한 실리콘 질화막(SiN_x) 또는 실리콘 산화막(SiO_2) 등이 주로 쓰인다.

<38> 또한, 상기 액티브층(34)은 상기 게이트 절연막(32)과 마찬가지로 저온에서 증착 가능한 수소화 비정질 실리콘(a-Si:H)이 주로 사용된다.

<39> 그리고, 상기 움익 접촉층(36)은 상기 액티브층(43)의 증착후에, 3족 또는 5족의 도핑원소인 붕소(B) 또는 인(P)이 함유된 가스를 혼합하여 형성하며, 일반적인 액정 표시장치에서는 인(P)이 함유된 가스인 포스핀(PH_3)을 첨가하며 형성된 n^+ 비정질 실리콘($\text{n}^+ \text{a-Si:H}$)을 사용한다.

<40> 마지막으로, 상기 소스 및 드레인 전극(42, 44)은 크롬(Cr) 또는 몰리브덴(Mo) 등의 단일 금속을 사용한다.

<41> 상술한 바와 같이 종래의 액정 표시장치에 사용되는 스위칭 소자인 박막 트랜지스터는 게이트 전극(30) 이외에도 게이트 절연막(32)과 액티브층(34)과 움익 접촉층(36) 등의 반도체막이 증착되어 형성된다.

<42> 여기서, 게이트 절연막(32), 액티브층(34), 움익 접촉층(36)은 동일한 증착장비(예를 들면, PECVD)에서 증착되게 된다.

<43> 일반적으로 게이트 절연막(32)을 증착할 때에는 암모니아(NH_3), 질소(N_2), 싸일렌(SiH_4) 등의 혼합가스를 증착장비의 내부에 인입시키고, 플라즈마(Plasma) 상태에서 상기 혼합가스를 분해하여 실리콘 질화막(SiN_x)을 형성한다.

<44> 그리고, 액티브층(34)을 형성할 때에는 상기 게이트 절연막(32)을 형성할 때 사용한 혼합가스인 암모니아(NH_3)와 질소(N_2) 가스를 펌핑하고, 수소(H_2)를 첨가하여 최종적

으로 싸일렌(SiH_4), 수소(H_2) 가스를 가지고 액티브층인 순수 비정질 실리콘(a-Si:H)을 형성한다.

<45> 또한, 음극 접촉층(36)은 상기 액티브층(34)의 형성시 사용한 혼합가스(싸일렌(SiH_4) + 수소(H_2))에 5족 원소인 포스핀(PH_3)을 소량 첨가하여 n^+ 성질의 불순물 비정질 실리콘($\text{n}^+ \text{a-Si:H}$)을 형성한다.

<46> 상술한 박막 트랜지스터(S)는 게이트 절연막(32)으로 실리콘 질화막(SiN_x)을 사용한다.

<47> 그러나, 게이트 절연막을 실리콘 질화막으로 사용할 경우 도 2에 도시된 도면에서와 같이 게이트 전극(30)의 단차부에서는 상기 게이트 전극(30)과 소스 및 드레인 전극(38, 40) 간에 기생정전용량(parasitic capacitance)이 발생하게 된다.

<48> 일반적으로 실리콘 질화막의 유전율이 약 6인 것을 감안하면 액정 표시장치에서는 무시하지 못할 정도로 화질의 특성에 영향을 미치게 된다.

<49> 또한, 앞서 설명한바 있지만, 대면적 고해상도의 액정 표시장치에서는 상기 게이트 전극(또는 게이트 배선)의 저항을 낮추기 위해 상기 게이트 전극(또는 게이트 배선)의 두께를 크게하거나 면적을 넓혀야 하지만, 면적을 넓히는 방법은 개구율에 치명적이기 때문에 두께를 증가시키는 방법이 제안되고 있다.

<50> 그러나, 게이트 전극의 두께를 증가시키게 되면, 상기 게이트 전극의 상부에 형성되는 게이트 절연막은 상기 게이트 전극의 단차부에서 단선될 가능성이 발생하게 된다.

<51> 상기와 같은 문제점을 해결하기 위해 최근 들어 일반적인 액정 표시장치에서 보호막으로 사용하던 유기절연막인 BCB(benzocyclobutene)를 게이트 절연막으로 사용하는 방

법에 관해 연구가 진행중이다.

<52> 상기 BCB는 유전율이 3 이하로 작기 때문에 기생정전용량의 발생이 작게되고, 평탄 화율이 우수하기 때문에 큰 단차를 갖는 게이트전극의 절연물질로 사용하기에 적합한 물질이다.

<53> 도 3은 상기 BCB를 게이트 절연막(33)으로 사용한 박막 트랜지스터의 단면을 도시한 도면으로 게이트 전극(30)의 단차부가 상기 BCB를 사용한 게이트 절연막(33)에 의해 평탄화됨을 알 수 있다. 상기와 같이 게이트 절연막(33)에 의해 평탄화가 이루어지면, 상기 게이트 절연막(33)의 상부에 형성되는 액티브층(34)과 소스 및 드레인 전극(38, 40) 또한 평탄하게 형성된다.

<54> 도 4는 종래 BCB를 게이트 절연막으로 사용하는 박막 트랜지스터에서 상기 BCB의 절연막형성공정을 도시한 도면으로, 먼저 게이트 전극이 형성된 기판을 구비한후, 상기 기판 상에 BCB를 도포한다.

<55> 한편, 상기 BCB는 대기중에서는 액체상태로 존재하기 때문에 도포한 후에 양생(cure)공정을 거쳐야 한다.

<56> 상기 BCB의 양생은 일반적으로 오븐(oven)에서 열을 가해서 실시하게되며, 이물질이 BCB막의 내부로 침입하는 것을 방지하고, 산소와 결합하는 것을 방지하기 위해 일반적으로 불활성기체인 질소(N_2) 분위기에서 행하여진다.

<57> 이후, 상기 BCB의 양생공정이 끝나게 되면 일반적인 박막 트랜지스터의 제작공정인 진공장비에서 액티브층을 형성하고, 소스 및 드레인 전극의 형성공정을 행하게 된다.

【발명이 이루고자 하는 기술적 과제】

- <58> 상기와 같이 BCB를 게이트 절연막으로 사용하는 박막 트랜지스터를 제조하기 위해 종래에는 BCB막을 도포하고, 도포된 BCB막을 공기중에서 오븐으로 이동하게 되며, 양생 공정이 끝난 후에 BCB 막을 공기중에서 진공장비로 이동하는 방법을 사용한다.
- <59> 상기와 같이 양생이 완료된 BCB 막을 대기중에서 진공장비로 이동하게 되면, 질소 분위기 상태에 있던 BCB막의 표면이 산소와 결합하여 표면이 오염될 수 있으며, 대기중의 불순물이 상기 BCB막의 표면에 흡착될 수 있다.
- <60> 상기와 같이 게이트 절연막으로 사용하는 BCB막의 표면에 산소나 기타 오염물질이 흡착되면, 추후공정에서 형성될 액티브층과의 계면특성이 저하되게 된다.
- <61> 일반적으로 박막 트랜지스터의 전기적 특징에서 온 전류(on current)에 직접적인 영향을 미치는 부분은 도 3에 도시한 도면에서 절연막(33)과 액티브층(34) 사이의 계면이며, 상기 계면특성이 나쁘게 되면 박막 트랜지스터의 전기적 특성은 저하되게 된다.
- <62> 즉, 종래의 BCB막을 게이트 절연막으로 사용할 경우 BCB막의 표면이 대기중에 노출되는 시간이 길기 때문에 계면특성이 저하될 것은 쉽게 짐작할 수 있을 것이다.
- <63> 본 발명에서는 상기와 같은 종래 BCB막을 게이트 절연막으로 사용하는 박막 트랜지스터를 제조함에 있어서, BCB막의 계면특성이 향상된 박막 트랜지스터를 제작하는 방법을 제공함을 목적으로 한다.

【발명의 구성 및 작용】

- <64> 상기와 같은 목적을 달성하기 위해 본 발명에서는 오븐과 증착장비가 일체화된 진

공장비 및 기판을 구비하는 단계와; 상기 기판 상에 게이트 전극을 형성하는 단계와; 상기 게이트 전극이 형성된 기판 상에 유기절연막을 도포하는 단계와; 상기 유기절연막이 도포된 기판을 상기 진공장비의 오븐에 장착하는 단계와; 상기 기판이 장착된 오븐에 열을 가하여 상기 기판 상에 도포된 유기절연막을 양생하는 단계와; 상기 유기절연막이 양생된 기판을 진공 중에서 상기 증착장비로 이동하는 단계와; 상기 증착장비로 이동된 기판의 상기 유기절연막 상에 반도체막을 증착하는 단계를 포함하는 박막 트랜지스터 제조 방법을 제공한다.

- <65> 이하, 본 발명의 실시예에 따른 구성과 작용을 첨부된 도면을 참조하여 설명한다.
- <66> 도 4는 본 발명에 따른 유기절연막인 BCB를 게이트 절연막으로 사용하는 박막 트랜지스터의 제조공정시 사용하는 진공장비(100)를 도시한 도면으로, 준비실(50)과 상기 준비실과 연결된 제 1, 2, 3 반응로(chamber ; 60, 70, 80)로 구성된다.
- <67> 여기서, 상기 준비실(50)과 제 1, 2, 3 반응로(60, 70, 80)는 진공이 유지된 상태에서 서로간에 이동할 수 있는 상태이며 본 발명에서는 상기 제 1 반응로(60)는 BCB막을 양생하는 용도로 사용하고, 제 2, 3 반응로(70, 80)는 액티브층을 형성하는 용도로 사용한다.
- <68> 한편, 상기 제 1, 2, 3 반응로(60, 70, 80)에는 각각 온도를 조절할 수 있는 열판이 형성되며, 상기 열판은 상기 제 1, 2, 3 반응로(60, 70, 80)로 인입되는 시료의 온도를 조절하는 기능을 하게된다.
- <69> 도 6은 본 발명에 따른 유기절연막인 BCB를 게이트 절연막으로 사용하는 박막 트랜

지스터의 제조공정을 도시한 도면으로 도 5 및 도 3과 함께 본 발명에 따른 박막 트랜지스터의 제조공정을 설명하면 다음과 같다.

- <70> 먼저, 게이트 전극(30)이 형성된 기판(1)에 유기절연막인 BCB를 스핀코팅 등의 방법으로 도포한 후, BCB막이 도포된 기판(1)은 진공장비(100)의 준비실(50)에 장착한다.
- <71> 상기 준비실(50)에 장착된 기판(1)은 제 1 반응로(60)로 진공상태에서 이동되며, 상기 제 1 반응로(60)에서는 BCB를 양생(cure)하는 공정을 수행하게 된다.
- <72> 상기 BCB를 양생할 때의 공정조건은 보통 질소분위기에서 약 250 °C 근처에서 실시하게 된다.
- <73> 이후, BCB의 양생이 완료되면, 제 1 반응로(60)에 위치하는 기판(1)은 제 2, 3 반응로(70, 80)로 진공상태에서 이동하게 되고, 상기 제 2 반응로(70)에서 순수 반도체층을 제 3 반응로(80)에서 불순물 반도체층을 각각 증착하게 된다.
- <74> 상기와 같이 순수 및 불순물 반도체층의 증착이 완료되면 일반적인 박막 트랜지스터 제조공정을 수행하여 박막 트랜지스터를 제작하게 된다.
- <75> 상술한바와 같이 본 발명에서는 앞서 설명한바 있지만 BCB를 도포하는 공정 이외에는 BCB막의 양생과 액티브층의 형성공정을 모두 진공상태에서 형성하기 때문에 BCB막과 액티브층의 계면특성이 향상된다.
- <76> 특히, 본 발명에 따른 박막 트랜지스터를 제조하기 위해 본 발명에서는 외부의 공기와 차단되는 진공오븐과 반도체 증착장비가 일체화된 진공장치를 사용하므로, 외부의 오염원으로부터 액티브층과 BCB막의 계면을 보호할 수 있으며, 이에 따라 효율적인 스위칭동작을 하는 박막 트랜지스터를 제조할 수 있는 장점이 있다.

<77> 여기서, 본 발명에서는 게이트 절연막을 BCB를 사용하는 경우를 중심으로 기술하고 있으나, BCB 이외의 아크릴 등의 유기절연막이 사용 가능할 것이다.

【발명의 효과】

<78> 상술한 바와 같이 본 발명의 실시예에 따른 박막 트랜지스터 제조방법으로 박막 트랜지스터를 제조하면, BCB를 게이트 절연막으로 사용할 경우 BCB막과 액티브층의 계면특성이 향상되어 전기적인 특성이 우수한 박막 트랜지스터를 제조할 수 있는 장점이 있다.

【특허청구범위】**【청구항 1】**

오븐과 증착장비가 일체화된 진공장비 및 기판을 구비하는 단계와;
상기 기판 상에 게이트 전극을 형성하는 단계와;
상기 게이트 전극이 형성된 기판 상에 유기절연막을 도포하는 단계와;
상기 유기절연막이 도포된 기판을 상기 진공장비의 오븐에 장착하는 단계와;
상기 기판이 장착된 오븐에 열을 가하여 상기 기판 상에 도포된 유기절연막을 양생하는 단계와;
상기 유기절연막이 양생된 기판을 진공 중에서 상기 증착장비로 이동하는 단계와;
상기 증착장비로 이동된 기판의 상기 유기절연막 상에 반도체막을 증착하는 단계를 포함하는 박막 트랜지스터 제조방법.

【청구항 2】

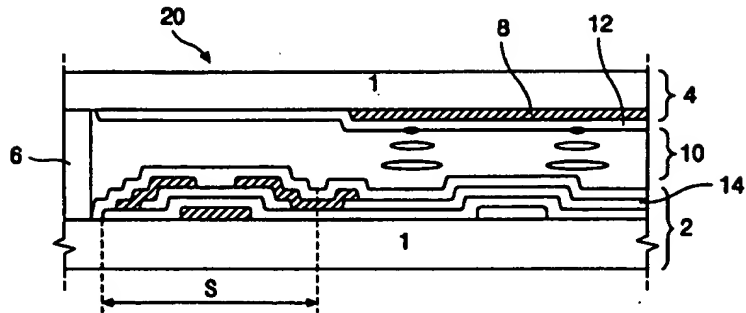
청구항 1에 있어서,
상기 유기절연막은 BCB, 아크릴로 구성된 집단에서 선택한 물질인 박막 트랜지스터 제조방법.

【청구항 3】

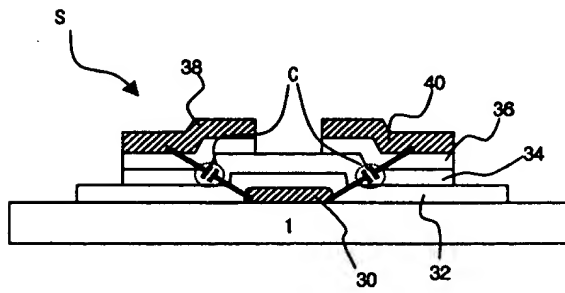
청구항 1과 청구항 2 중 어느 한 항의 박막 트랜지스터 제조방법에 의해 제조된 박막 트랜지스터.

【도면】

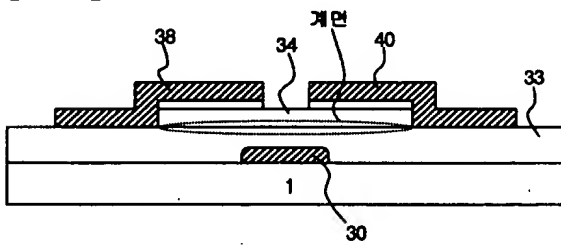
【도 1】



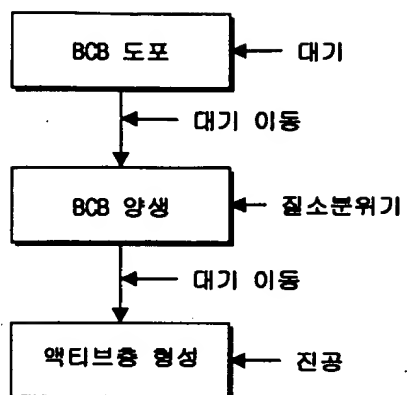
【도 2】



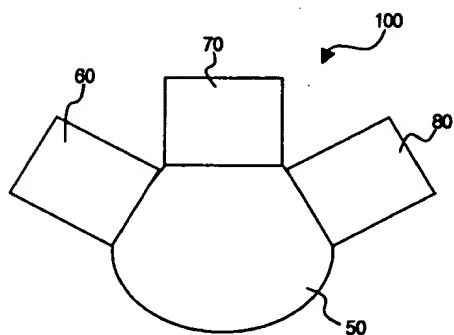
【도 3】



【도 4】



【도 5】



【도 6】

